This Page Is Inserted by IFW Operations and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

1:75755

JP 357045959 A MAR 1952

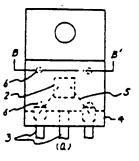
≟.

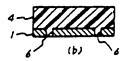
(54) RESIN-SEALED SEMICONDUCTOR DEVICE (11) 57-45959 (A) (43) 16.3.1982 (19) JP (21) Appl. No. 55-121513 (22) 2.9.1980 (71) NIPPON DENKI K.K. (72) SHINICHI AKASHI

(51) Int. Cl'. H01L23/28

PURPOSE: To improve the adherence of a resin scaled simiconductor device by forming a hole at a position isolated from the mounting part of a semiconductor element on a heat dissipating plate, covering and filling sealing resin at the hole part.

CONSTITUTION: Holes 6 are formed at four positions suficiently isolated from the mounting part of a semiconductor element 2 on a heat dissipating plate 1, are covered with resin 4, and the resin is also filled in the hole 6. Since the resin is buried even in the holes 6, its adherence is not decreased even at high temperature, and introduction of moisture can be sufficiently prevented.







9 日本国特許庁 (JP)

取特許出願公開

母公開特許公報(A)

昭57-45959

¶Int. Cl.³ H 01 L 23/28

識別記号

厅内整理番号 7738—5 F

砂公開 昭和57年(1982) 3 月16日

発明の数 1 審査請求 未請求

(全 2 頁)

❷樹脂封止型半導体装置

②特

願 昭55-121513

❷出

願 昭55(1980)9月2日

②発 明 者 明石進一

東京都港区芝五丁目33番 1 号日 本電気株式会社内

①出 願 人 日本電気株式会社

東京都港区芝5丁目33番1号

少代 理 人 弁理士 内原管

M M

発明の名称
 資路對止型半導体機能

2 特許請求の範囲

放為板とこの放熱板に固定された半導体象子とこの半導体象子を包仮する対止機能とを領えた機能が止起半導体機能にかいて、動配放熱板には動配半導体象子の直接器から離れた位置に大があけられ、この大部分をでも質配対止機能が低い強さりかつ大内に完成されていることを特象とする機能対止機半導体機能。

1. 元男の評組な政务

本外男は資品對止選挙導体機能、特に放為収が 者建の外に居出した實施對止選挙導体機能に属す るものである。

一般に容置対止量学導体長度にかいては、外部 最後の影響を受けやすく、気管対止容易を用いた 半等体質量化比べ信頼性が劣るという欠点があった。等に耐圧性に対しては、一般に全属からなる政制を対止可疑との密着性が充分でない為に、その境界面からの次の使入を完全に防止することは厳しい。放無板と対止制能との密着性を上げる為に、仅来は、(1)放熱板側面に突起をつける。(2)放熱板の資質対止される部分にV型解等の資を入れる。(3)耐止側距として全員と密着性の良好なものを使用する。などの対策を実施しているが、いずれも完分を効果は得られていない。

すをわち、第1間(a)。(b) K 従来の初新針止 歴半 場体機能の一例の平面図とせのA - A / 断面図を示す。 図にかいて、矩形の金銭製放無板1の片面の一方に片等った部分に半導体象子2 が創着され、この図標図側にかいて、 半導体象子2 はその引出しリード3 と共に対止問題4 により包括されて外部学園域から促放されている。5 は象子と引出しリードを提供するがンディングフィヤである。

しかしながら、とのようで反乗の半導体装置で は、質止者は 6 と放無状! とは早に接触している

計画的57- 45959(2)

だけで、いわゆる、喰いつき、かないため、特化 馬通では倒距と放船板との間の船撃後の蓋により 密着性が低下してしまうという欠点がもった。

本発明の目的は、上記の欠点を改善するもので、 放船板と割止関船との間の歯瘡性をよくし、よっ て、水分の長入することなどが防止されて信頼性 の向上された関係割止型半導体機能を提供すると とにある。

本角男の複雑倒止選半導体装置は、放無板とこの放無板に固着された半導体表子とこの半導体表子を包括する剣止関症とを備え、さらに成配放無板には前記半導体表子の固着部から離れた位置に大があげられ、前記剣止御能はこの穴部分まで低い被さりかつ大内に光視されている構成を有する。

つぎに本発明を実施例により収明する。

第2回(a),(b)は本発明の一支裁例の平面図シェびそのB-B'新面図である。

第2回(a),(b)にかいて、不免勢では、第1回(a),(b)に示す従来所と比べて、放無板1には、半導体表子2の固着部から十分遅れた位置の4回所に穴

6 が致けられ、この大の部分までも対止資量 4 に より低い祝さつているが、さらに大もの中にも元 挟されている。

とのように穴をを投け、との穴の中にも対止歯 脂もが進め込まれているととにより、放無値1と 対止歯症もとの間には、いわゆる、喰いつき、が でき、高温にかいても歯管性の低下はなく、水分 の使入などが十分防止される。

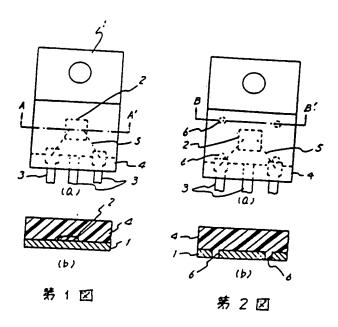
4. 図面の思手な収劣

第1図(a),(b)は従来の問題對止型中導体機能の 一例の平面図シェび新面図、第2回(a),(b)は本発 例の一実施作の平面図シェび新面図である。

1…… 広地板、2…… 単導体電子、3…… 引出 しリード、4…… 対止関脈、5…… ポンディンタ フィヤ、6……穴。

代理人 并基士 内 底





English Trinsla-11011

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 55-163868

(11)Publication number:

(43)Date of publication of application: 20.12.1980

(51)Int.Cl.

H01L 23/48

(21)Application number: 54-071117

(22)Date of filing:

08.06.1979

(71)Applicant:

(72)Inventor:

FUJITSU LTD

AOKI TSUYOSHI

KUBOTA AKIHIRO YAMAUCHI OSAMU

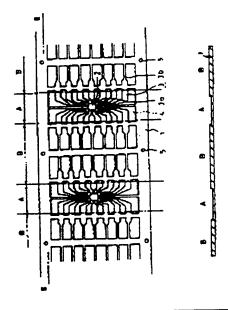
SUGIURA RIKIO

(54) LEAD FRAME AND SEMICONDUCTOR DEVICE USING THE SAME

(57)Abstract:

PURPOSE: To enhance the strength of an external connector in a lead frame of a resin molded semiconductor device and increase the density of a chip connector by forming thin chip carrying base of the lead frame and thin lead terminal formed therearound and thick external connecting lead

terminal. CONSTITUTION: A guide hole 5 is perforated at a metallic plate, and thin and thick portions A and B are formed by pressing. Then, a chip carrying base 2 and a lead terminal 3 are formed on the lead frame 1 by stamping. The semiconductor chip is carried on a chip carrying base 2, wire bonded to the lead terminal 3, and clamped from both front and rear surfaces of the molding frame, resin is filled to seal the semiconductor device.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of

rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office